§1. Grundlagen der Digitaltechnik
K. Taubert
WS 01/ 02

Digitaltechnik ist allgegenwärtig und viele Abläufe in unserem heutigen Leben sind kaum noch denkbar ohne diese Technik. Hier beschäftigen wir uns mit digitalen Schaltungen und deren Hintergründen und dabei insbesondere mit der Verarbeitung von binär codierten Informationen.
Viele Digitalschaltungen können mathematisch mit den Mitteln einer besonderen Boolschen Algebra – der Schaltalgebra – beschrieben werden. Sätze aus der Schaltalgebra sind beim Entwurf von digitalen Schaltungen hilfreich, indem Sie z.B. zu einer Minimierung oder Optimierung des technischen Aufwandes führen können. Die Realisierung der Schaltungen auf der elektrischen Ebene (mit Transistoren) bleibt späteren Kapiteln vorbehalten. Weitverbreitete und wichtige Digitalschaltungen wie z.B. Speicher können nicht mehr mit den Mitteln einer Schaltalgebra behandelt werden. Einige Speicher werden hier erläutert und später mit den Mitteln der dynamischen Systeme behandelt.

§1.1 Die Schaltalgebra

Eine Schaltalgebra besteht zunächst einmal aus einer zweielementigen Menge {0,L} und den Operatoren " ⊕ ", " * " und " – ".
In der Literatur werden für M auch häufig die Mengen

{0,1}, {Aus, Ein}, {Low, High}, {False, True} oder {0,5}

und für die Operatoren die Ausdrücke aus der folgenden Tabelle benutzt:

⊕	ODER	OR	Disjunktion	$\vee$	+
*	UND	AND	Konjunktion	$\wedge$	·
–	NICHT	NOT	Negation	$\neg$	–

In einer Schaltalgebra werden die Verknüpfungen der beiden Elemente 0 und L mit den Operatoren über die folgende Tabelle definiert:

A	B	$A \vee B$	$A \wedge B$	$\neg A$	$\neg B$
0	0	0	0	L	L
0	L	L	0	L	0
L	0	L	0	0	L
L	L	L	L	0	0

Definition: (Schaltfunktion in einer Schaltalgebra)
Eine Schaltfunktion f in einer Schaltalgebra ist eine Zuordnungsvorschrift, die jeder der 2^n Wertekombinationen von $(x_1,\ldots\;,x_n) \in M^n$, $n\in N$, eindeutig ein Wert aus M zuordnet:

$$\begin{array}{rcl} f: M^n & \rightarrow & M \\ (x_1,\ldots\;,x_n) & \longrightarrow & f(x_1,\ldots\;,x_n). \end{array}$$

Häufig werden Schaltfunktionen auch durch Wahrheitstabellen oder Funktionstafeln beschreiben:

x_1	x_2	......	x_n	$f(x_1, x_2,\ldots, x_n)$
0	0	......	0	δ_1
L	0	......	0	δ_2
0	L	......	0	δ_3
:	:	......	:	:
L	L	......	L	δ_2n

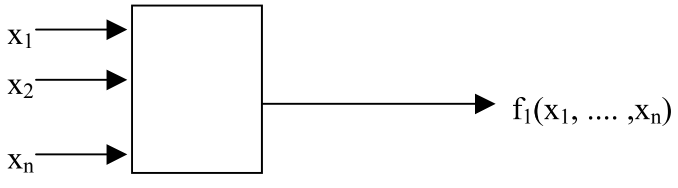
wobei die δ_i die Werte 0 oder L annehmen können.

Etwas allgemeiner als eine Schaltfunktion ist das Schaltnetz

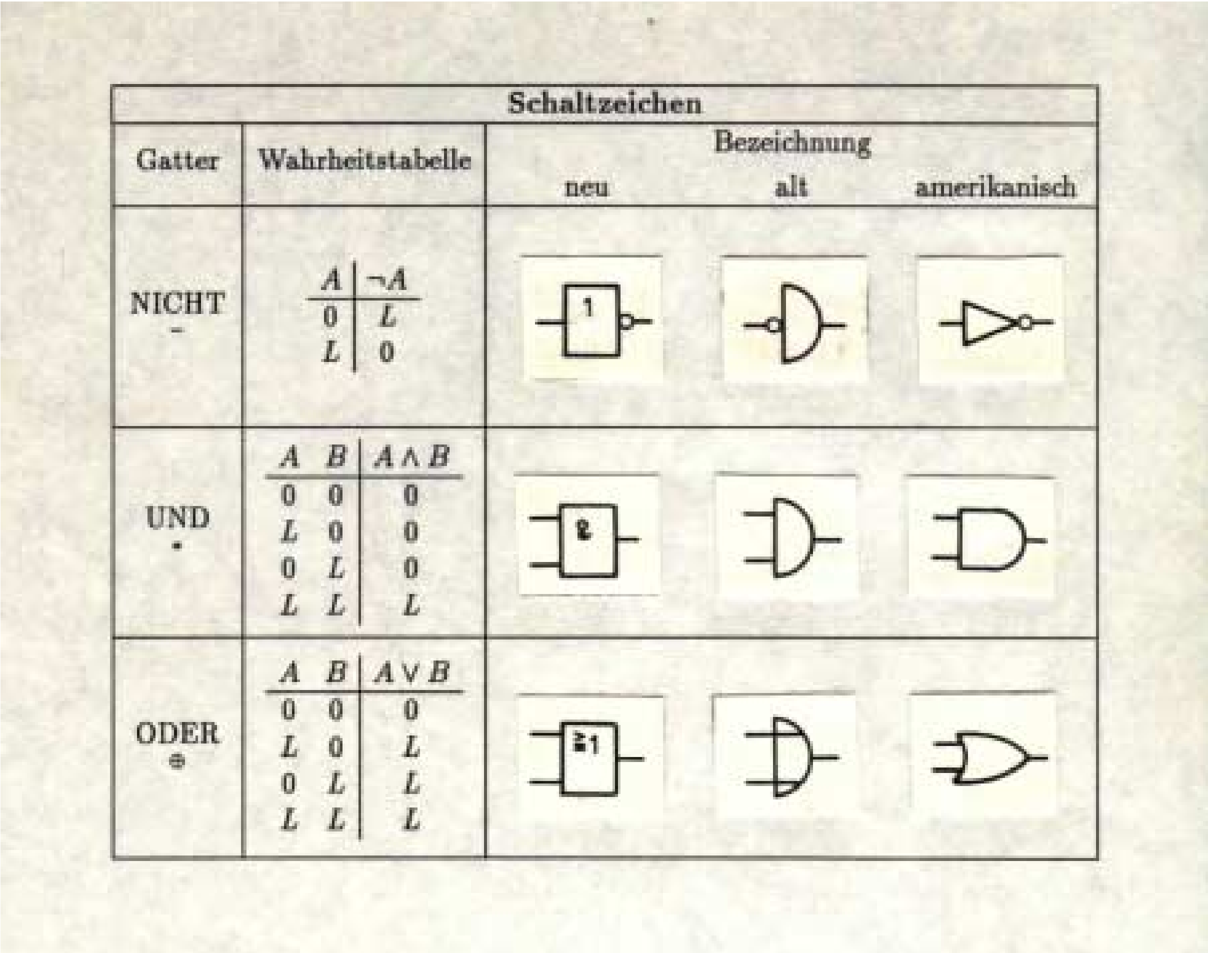
Definition: (Schaltnetz, Schaltkreis)
Eine Abbildung

$$\begin{array}{rcl} F: M^n & \longrightarrow & M^s \\ (x_1,\ldots\;,x_n) & \longrightarrow & (f_1(x_1,\ldots\;,x_n), \ldots, f_s(x_1,\ldots\;,x_n)) \end{array}$$

heißt Schaltnetz. Ist s=1 dann liegt eine Schaltfunktion oder ein Schaltkreis vor.
Bemerkung:
Aufgabenbezogen werden Schaltfunktionen oder Schaltkreise oft symbolisch in der Form

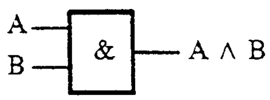


dargestellt . Schaltnetze haben dann entsprechend mehrere Ausgänge auf der rechten Seite.
inige grundlegende Schaltfunktionen (Bausteine) werden durch genormte (DIN) Schaltzeichen oder Gatter besonders hervorgehoben, dazu gehören z.B. die NICHT-, UND- und ODER-Gatter:



Schaltzeichen				
Gatter	Wahrheitstabelle	Bezeichnung neu	 alt	 amerikanisch
NICHT ¯	A | $\neg A$ 0 | L L | 0	1		
UND •	A B | $A \wedge B$ 0 0 | 0 L 0 | 0 0 L | 0 L L | L	&		
ODER ⊕	A B | $A \vee B$ 0 0 | 0 L 0 | L 0 L | L L L | L	≥1		

Mit dem UND-Gatter wird dann z.B. der funktionale Zusammenhang zwischen den beiden Eingangsgrößen A und B und der zugehörigen Ausgangsgröße A $\wedge$ B bildlich und suggestiv in der Form

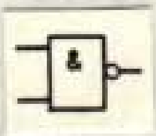
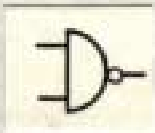
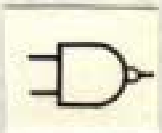
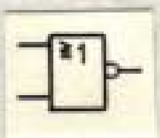
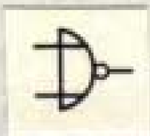
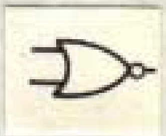


wiedergegeben.

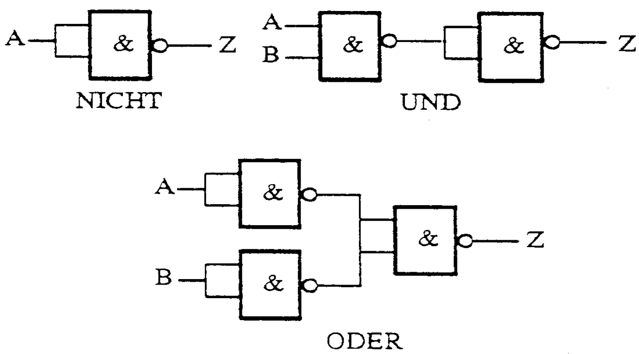
Definition: (Verknüpfungsbasis)
Ein System von Operatoren, durch das sich sämtliche Schaltfunktionen darstellen lassen, heißt vollständige Operatorenmenge oder Verknüpfungsbasis.

Da die Schaltalgebra mit den Operatoren UND, ODER und NICHT definiert wird, bilden diese trivialer Weise eine Verknüpfungsbasis.
Weitere Verknüpfungsbasen sind das NAND-Gatter und der NOR-Gatter. Seine Schaltzeichen können aus der folgenden Tabelle entnommen werden:

Schaltzeichen

Gatter	A	B	Z	Bezeichnung neu	Bezeichnung alt	Bezeichnung amerikanisch
NAND	0	0	L			
	L	0	L			
	0	L	L			
	L	L	0			
NOR	0	0	L			
	L	0	0			
	0	L	0			
	L	L	0			

Da der NAND-Gatter eine Verknüpfungsbasis ist, können mit diesen Gattern dann natürlich die NICHT-, ODER- und UND-Gatter aufgebaut werden. Mögliche Darstellungen sind:



Definition:
Eine Vollkonjunktion oder ein Minterm m_v ist eine Konjunktion, in der sämtliche vereinbarten Variablen $x_1, \ldots, x_n$ entweder bejaht oder verneint vorkommen:

$$m_v = x_1^{\delta_1} \wedge x_2^{\delta_2} \wedge \; \ldots\ldots \; \wedge x_n^{\delta_n}$$

mit

$$x_i^{\delta_i} = x_i \text{ für } \delta_i = L \quad \text{bzw.} \quad x_i^{\delta_i} = \neg x_i \text{ für } \delta_i = 0.$$

Hauptsatz der Schaltalgebra
Jede Schaltfunktion $f(x_1,\ldots,x_n)$ kann eindeutig durch einen Ausdruck aus disjunktiv verknüpften Vollkonjunktionen dargestellt werden

$$f(x_1,\ldots,x_n) = \bigvee_{f(\xi_\nu)=1} m_\nu$$

Hierbei heißt der Ausdruck $f(\xi_\nu) = 1$, daß genau die Vollkonjunktionen der Variablen $x_1,\ldots,x_n$, auftreten, für die $f(x_1,\ldots,x_n) = L$ gilt.
Diese Normalform heißt dann disjunktiv kanonische Normalform oder DKF

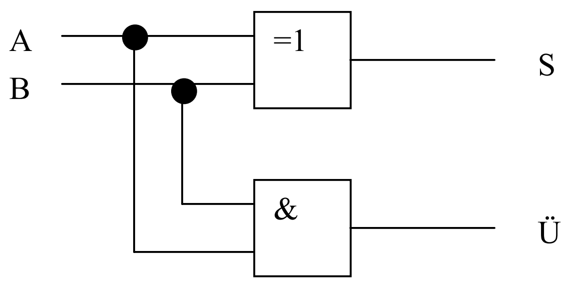
Bemerkung:
Bei den auftretenden Vollkonjunktionen wird also eine Variable bejaht, wenn für diese Variable in der zugehörigen Funktionstabelle ein L steht. Steht für die Variable eine 0, dann wird die Variable verneint.

Bemerkung:
Jede Schaltfunktion kann entsprechend auch durch eine Reihe von Voll-disjunktionen dargestellt werden, die untereinander konjunktiv verknüpft sind.

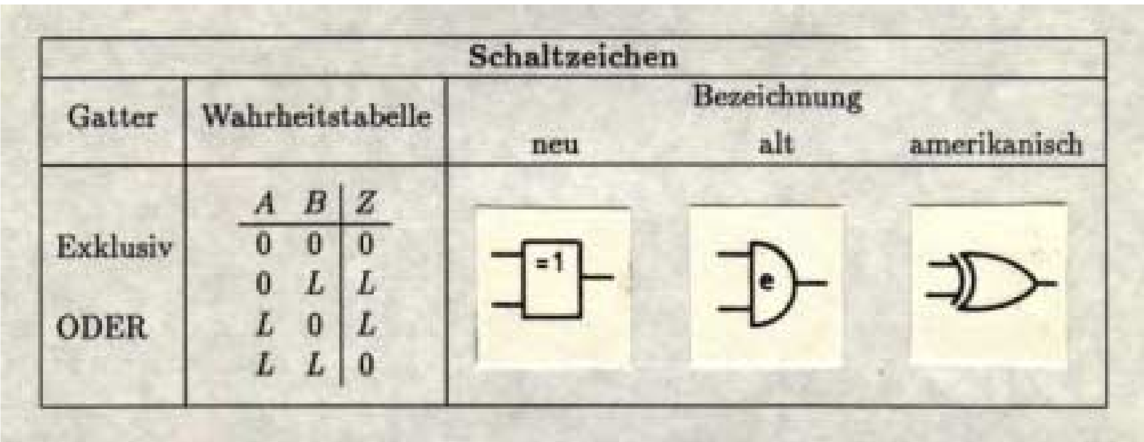
Beispiel (Halbaddierer)
Bei der Addition von Zahlen in der Dualdarstellung werden die einzelnen Stellenwertigkeiten stellenrichtig untereinander geschrieben und Stelle für Stelle addiert. Begonnen wird mit der Stelle welche die niedrigste Potenz von 2 aufweist.
Für die Addition zweier solcher Stellen gelten dann die Regeln

A	B	A+B	S	Ü
0	0	0	0	0
1	0	1	1	0
0	1	1	1	0
1	1	0	0	1

D.h. die Addition zweier binärer Summanden ergibt einmal die Summe S und zum anderen den Übertrag Ü.
Damit kann sofort ein **Symbolplan** für den Halbaddierer mit einem XOR- und einem UND-Gatter angegeben werden



Die verschiedenen Schaltzeichen für den XOR-Gatter können aus folgenden Bild entnommen werden:

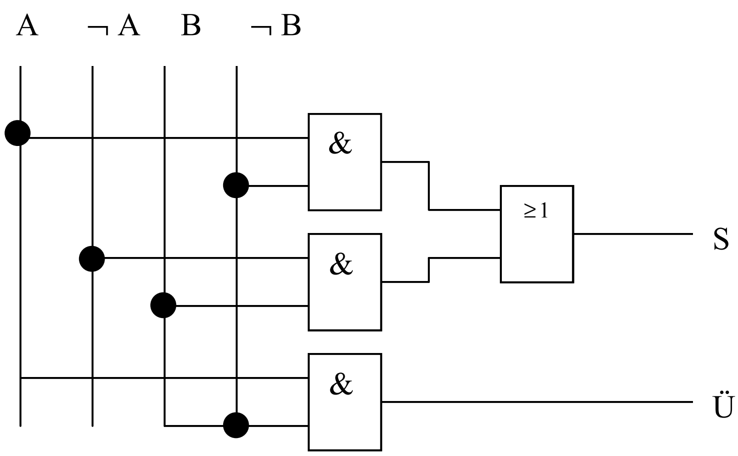


Schaltzeichen				
Gatter	Wahrheitstabelle	Bezeichnung neu	Bezeichnung alt	Bezeichnung amerikanisch
Exklusiv ODER	A B | Z 0 0 | 0 0 L | L L 0 | L L L | 0	=1	e	

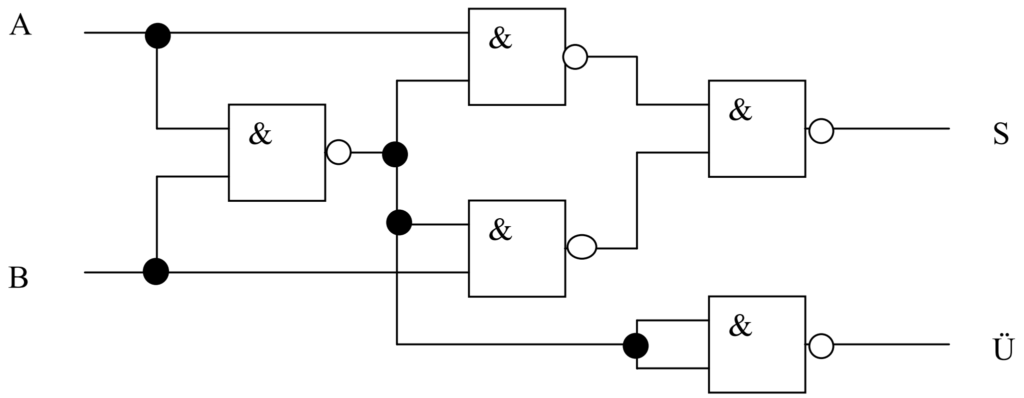
Betrachtet man die beiden Summanden A und B als Eingangsvariablen und die Ergebnisse
S und Ü als Ausgangsvariablen eines Schaltnetzes, dann ergeben sich in der disjunktiven Normalform die beiden Schaltfunktionen

$$S = (A \wedge \neg B) \vee (\neg A \wedge B)$$
$$Ü = (A \wedge B)$$

Mit den entsprechenden Gattern kann dann ein zugehöriger weiterer **Symbolplan** für den Halbaddierer aufgestellt werden (der allerdings vier(!) Gatter mehr benötigt)

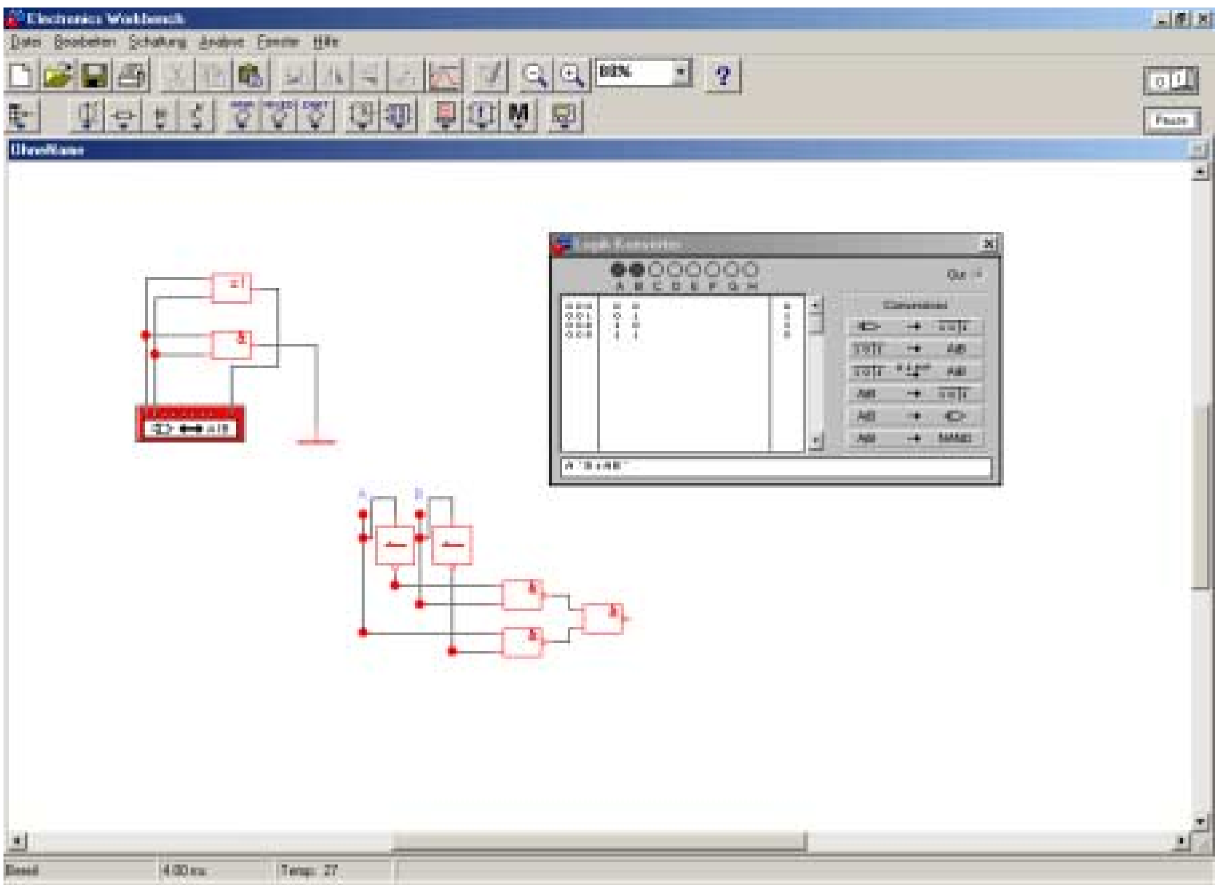


Natürlich ist auch ein **Symbolplan** mit reinen NAND-Gattern möglich

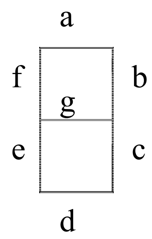


Bemerkung:
Es gibt professionell benutzte Programmpakete wie LogIC oder ABEL, die aus einer gegebenen Wahrheitstabelle entsprechende Symbolpläne erstellen. Diese Programme sind - regelhaft - auch in der Lage gewisse Restriktionen wie die Anzahl und Art der Gatter zu berücksichtigen.
Es gibt auch Verfahren zur Vereinfachung der disjunktiven Normalformen. D.h. diese Verfahren führen zu einer Darstellung der Schaltfunktionen mit einer (nicht notwendig eindeutigen) minimalen Anzahl von Konjunktionen und Disjunktionen. Hierzu gehören z.B. das KV-Diagramm und das Verfahren nach Quine und Mc Clusky.

Ein Beispiel für ein solches (allumfassendes) Programm mit speziellen Ergebnissen zeigt das folgenden Bild :



Beispiel (7-Segment-Anzeige)
In vielen elektrischen Geräten werden Dezimalzahlen mit 7-Segment-Elementen dargestellt. Diese haben die folgende Gestalt:



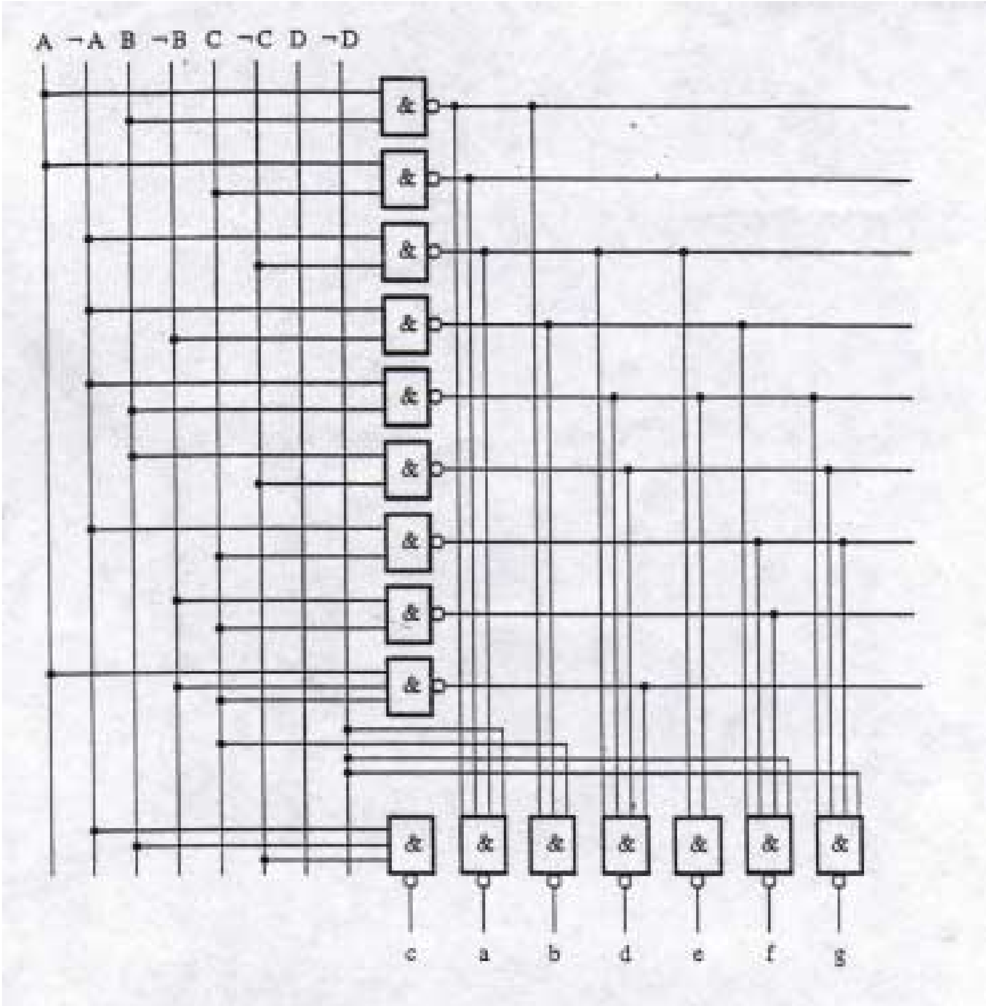
Die Dezimalzahlen werden mit dem BCD-Code (binary coded decimals) kodiert, also mit den Koeffizienten A bis D der Darstellung

$$\text{Dezimalzahl} = D \bullet 2^3 + C \bullet 2^2 + B \bullet 2^1 + A \bullet 2^0,$$

angegeben oder verschlüsselt. Zur Aufstellung der Wahrheitstabelle werden die Parameter A bis D als Eingangsvariablen und die Segmente a bis g als Ausgangsvariablen betrachtet. Die entsprechende Wahrheitstabelle lautet dann:

Zahl	Eingangsvariablen				Ausgangsvariablen						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	10	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	0	1
6	0	1	1	0	0	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1

Ein Symbolplan unter alleiniger Verwendung von NAND-Gattern ist dann:



Die noch fehlenden binären Kombinationen ergeben sich dann zu

	1	0	1	0	0	0	0	1	1	0	1
	1	0	1	1	0	0	1	1	0	0	1
	1	1	0	0	0	1	0	0	0	1	1
	1	1	0	1	1	0	0	1	0	1	1
	1	1	1	0	0	0	0	1	1	1	1
	1	1	1	1	0	0	0	0	0	0	0

An den zwei Beispielen können bereits die typische Phasen beim Entwurf einer digitalen erkannt werden:

- Aufgabenstellung
- Bestimmung der Eingangs- und Ausgangsvariablen
- Aufstellung der Wahrheitstabelle
- Vereinfachung der Schaltfunktion und Anpassung an besondere Erfordernisse
- Zeichnung des Symbolplans

Anschließend erfolgt ein

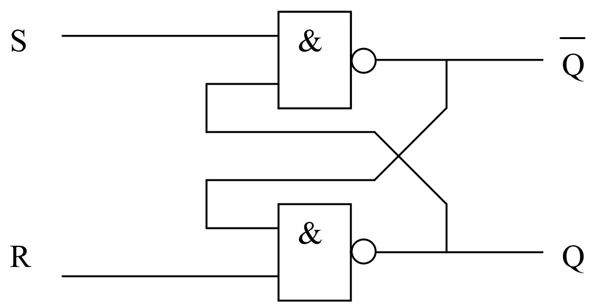
- Schaltungsentwurf auf der elektrischen Ebene und dann eine
- Dimensionierung und Verifikation der Schaltung durch eine numerische Simulation

Schließlich erfolgt dann noch

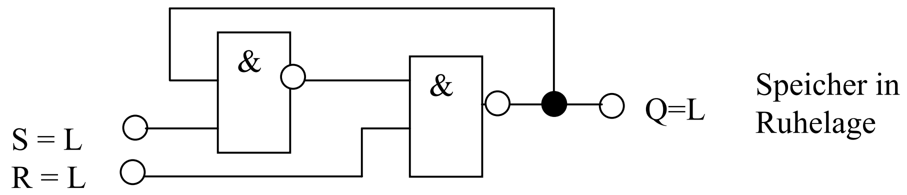
- die Anfertigung von Mustern und gegebenenfalls eine industrielle Fertigung.

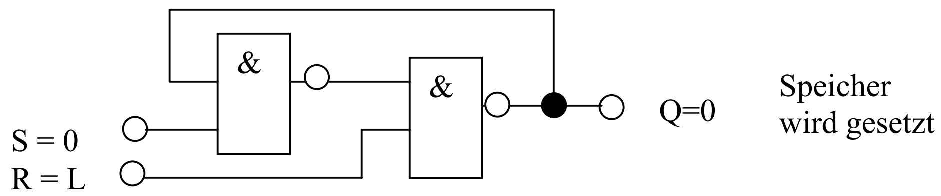
§1.2 Speicherelemente

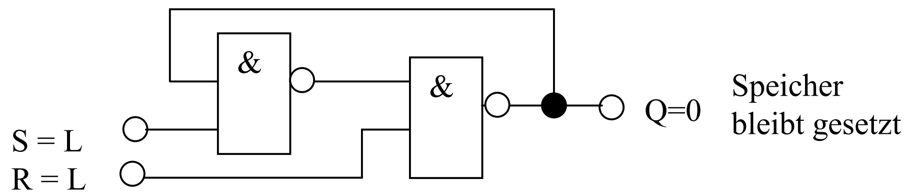
Durch eine Verschaltung von logischen Gattern ergeben sich wichtige Schaltungen die nicht mehr mit den Mitteln der Boolschen Algebra behandelt werden können. Ein einfaches Beispiel dafür ist eine bistabile Kippstufe (digitales Speicherelement) oder englisch (RS)-Flip-Flop:

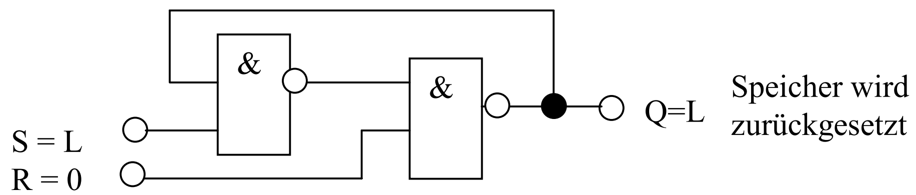


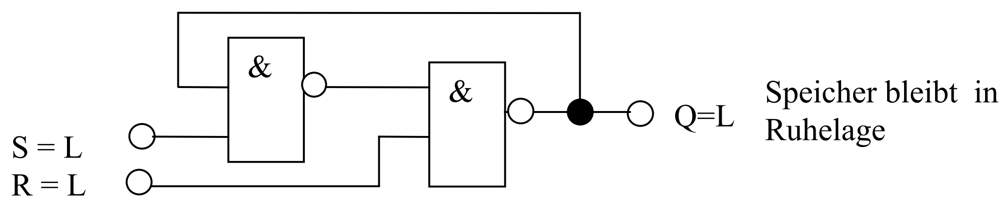
Das folgende Ablaufdiagramm zeigt, daß bei gleicher Besetzung (S,R) = (L,L) der Eingangsvariablen, der Ausgangswert verschiedene Werte annehmen kann. Übrigens zeigt sich auch, daß die Besetzung der Eingangsvariablen durch (0,0) zu einen Widerspruch führt. Es besteht also kein funktionaler Zusammenhang mehr zwischen den Eingangsvariablen und den Ausgangsvariablen und es gibt somit auch keine zugehörige Schaltfunktion oder, man kann auch sagen, es liegt im Sinne unserer Definition kein Schaltkreis vor.





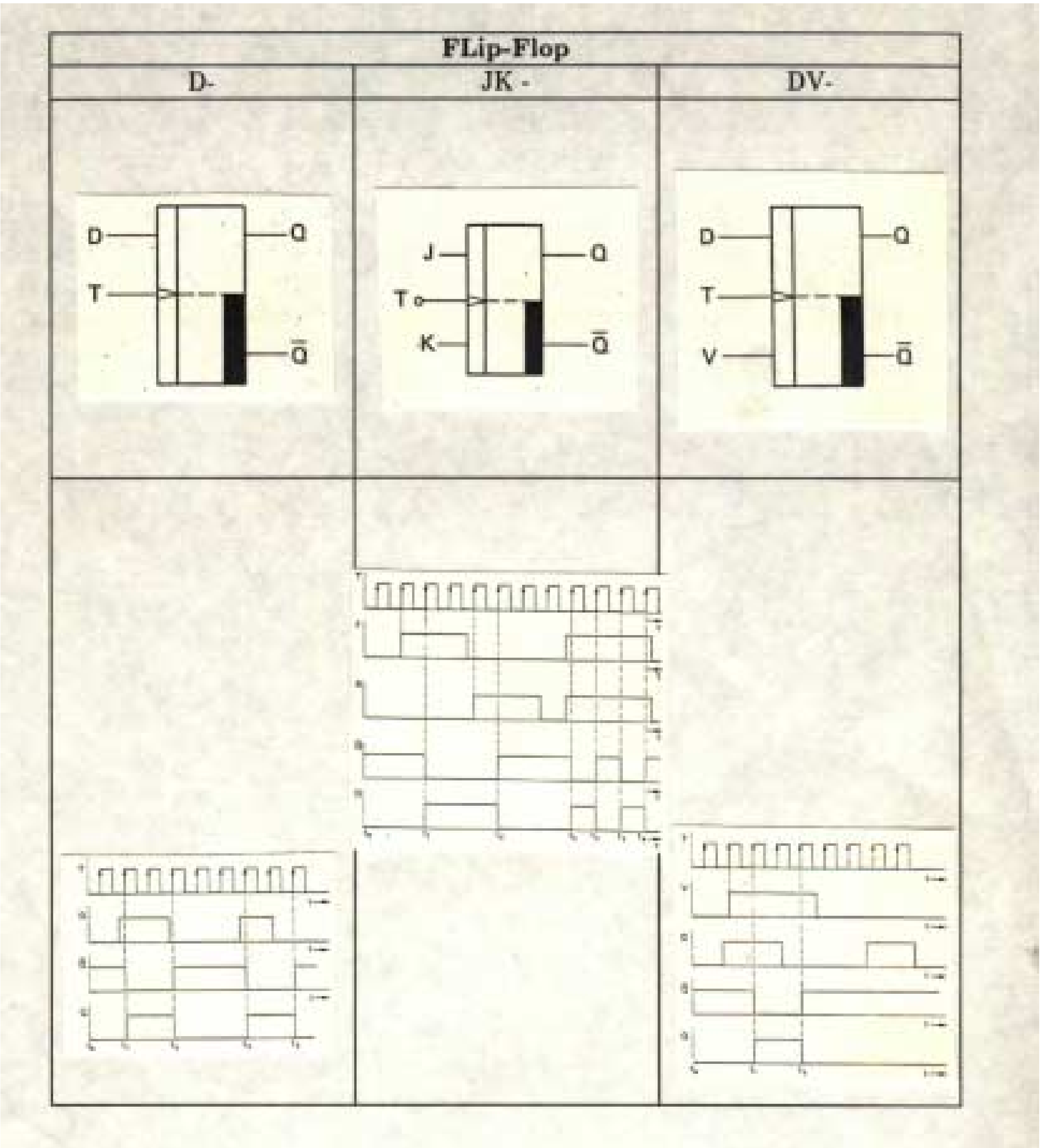






Die praktische Bedeutung dieser Schaltung als Speicher ist allerdings unübersehbar:
Für R = L soll durch (S)etzen von S, d.h. S=0, der Speicher Q in den Zustand 0 versetzt werden. Solange R = L bleibt, soll der Zustand des Speichers Q unabhängig von zukünftigen Werten von S bestehen bleiben. Erst durch (R)ückstellen von R, d.h. R=0, wird der Zustand von Q wieder in L überführt:

Darüber hinaus gibt es noch weitere dynamisch angesteuerte Speicher, die auf „Änderungen“ der Eingabe-Signale reagieren und außerdem „getaktet“ (T) werden können.
Dazu gehören die JK-, D- und DV_Flip-Flops, deren Verhalten am leichtesten durch zugehörige Signal-Zeit-Pläne beschrieben werden.
Das anschließende Bild gibt das Verhalten und die alten Symbole wieder.



§2. Nullstellenprobleme in der Digitaltechnik
WS 01/02

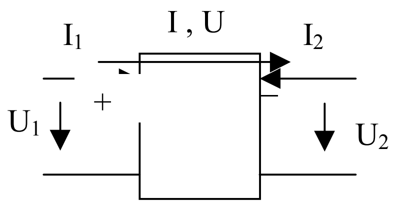
Es werden zunächst mathematische Modelle - mit nichtlinearen Strom-Spannungs-beziehungen - für das statische Verhalten von Halbleiterdioden und Halbleitertransistoren angegeben. Mit den Transistoren werden dann einige Grundelemente der Digitaltechnik aufgebaut, nämlich: Inverter, ein Nandgatter und eine bistabile Kippstufe. Für eine Simulation dieser Grundsteine müssen nichtlineare Nullstellenprobleme gelöst werden.

§2.1 Dioden und Transistoren
Kennlinien, Schaltzeichen und statische Modelle

Für viele Zwecke ist es ausreichend elektrische Bauelemente als Zweipole oder Vierpole mit **linearen** Strom-Spannungsbeziehungen zu beschreiben. Lineare Zweipole werden dann z.B. durch eine lineare Beziehung zwischen dem Strom I und der Spannung U in der Form

$$aI + bU + \gamma = 0.$$

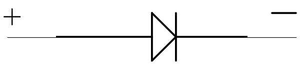
mit den Parametern a, b und γ beschrieben.
Die folgende Tabelle zeigt die entsprechenden Bilder und Beziehungen. Dabei ist zu beachten, das Zweipole zu **einer** Gleichung mit **zwei** Variablen und Vierpole zu **zwei** Gleichungen mit **vier** Variablen führen.

Zweipole	Vierpole
	
$aI + bU + \gamma = 0$	$\begin{pmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{pmatrix}\begin{pmatrix} I_1 \\ I_2 \end{pmatrix} + \begin{pmatrix} b_{11} & b_{12} \\ b_{21} & b_{22} \end{pmatrix}\begin{pmatrix} U_1 \\ U_2 \end{pmatrix} = \begin{pmatrix} \gamma_1 \\ \gamma_2 \end{pmatrix}$
Eine Gleichung	Zwei Gleichungen
Zwei Variablen	Vier Variablen

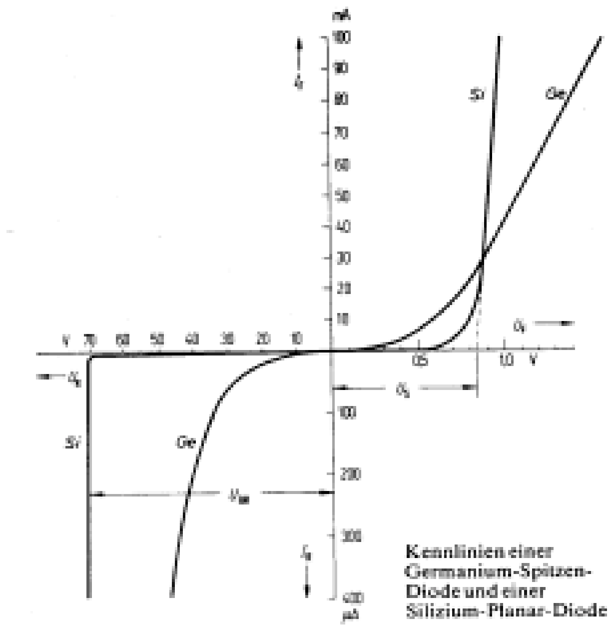
Bemerkung:
Man beachte, dass im ersten Fall a oder b gleich Null sein können. Auch bei den Vierpolen können die Matrizen singulär sein.
Bei den hier zu behandelnden Problemen liegen Zweipole (Dioden) und Vierpole (Transistoren) vor, die eine nichtlineare Beziehung zwischen den Strömen und den Spannungen aufweisen. Ja, mehr noch, erst die nichtlinearen Beziehungen führen zu den erwünschten Verhalten späterer Schaltungen. Erhalten bleibt aber die Beziehung zwischen der Anzahl der Variablen und der Anzahl der Gleichungen.

Dioden

Unter einer Diode versteht man ein Bauelement, mit zwei Anschlüssen (Zweipol) und stromrichtungsabhängigen Widerstand. Einige Typen haben das Schaltzeichen

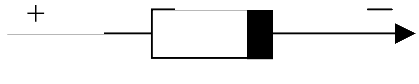


Technisch bedeutungsvoll sind Si- und Ge-Dioden. Typische Strom-Spannungs-Charakteristiken dieser Bauelemente können für den statischen Fall aus folgenden Bild entnommen werden:



Das statische Verhalten von Halbleiterdioden führt mithin auf ein gerichteten Zweipol

I , U



mit einer nichtlinearen Stromspannungscharakteristik in den zwei Variablen Strom (I) und Spannung (U)

$$f(I,U) = 0.$$

Für viele Anwendungen ist es ausreichend die Strom-Spannungsbeziehung einer Diode in der Form (W. Schockly)

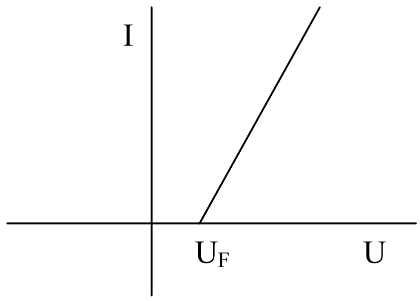
$$F(I,U) = I - I_s(e^{(U/U_T)} - 1) = 0$$

anzunehmen.

Typische Konstanten sind dann z.B.:

Sperrstrom $I_s = 10^{-12}$ Amp
Thermische Spannung $U_T = 1/40$ V bei 27° C.

Häufig genügt es sogar eine idealisierte Darstellung der Kennlinie mit stückweise linearen Funktionen zu benutzen.



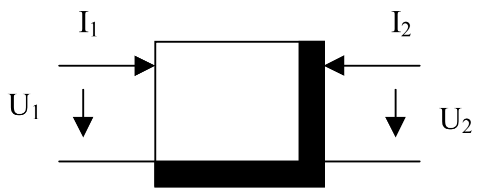
$I = 0$ für $U \leq U_F$
I linear in U für $U \geq U_F$

Transistoren

Der im Jahre 1948 erfundene Transistor führte zu einer phantastischen Entwicklung in der Elektronik. Es gibt zwei große Klassen von Transistoren, nämlich:

- Unipolare oder Feldeffekttransistoren (FETs) und
- Bipolartransistoren.

Das statische Verhalten der Transistoren kann für viele Zwecke ausreichend gut durch einen gerichteten Vierpol



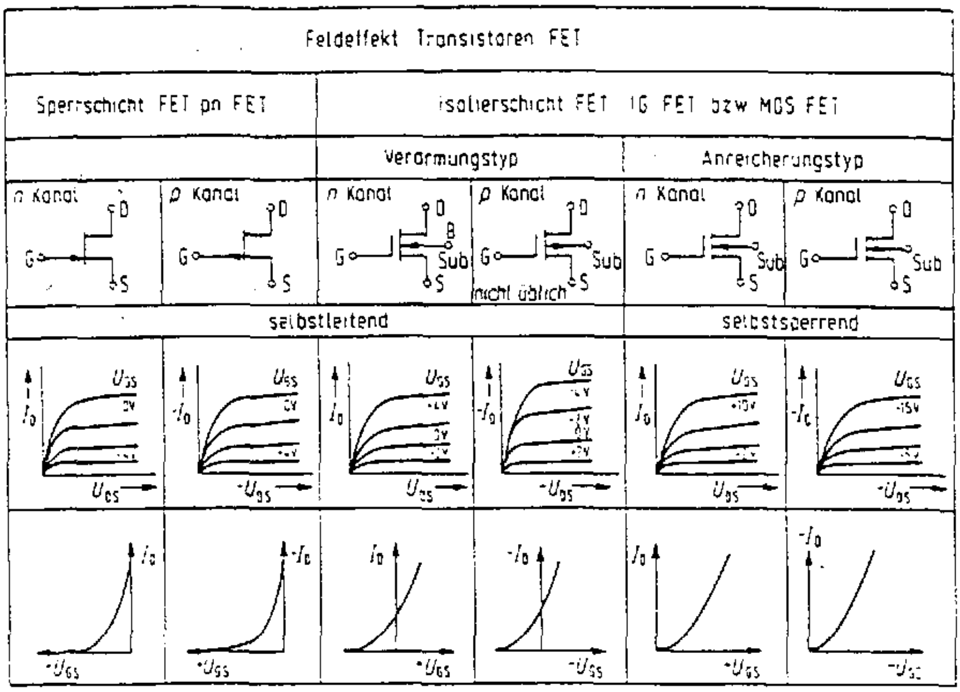
mit zwei (nichtlinearen) Strom-Spannungsrelationen

$$f_1(I_1,I_2,U_1,U_2) = 0$$
$$f_2(I_1,I_2,U_1,U_2) = 0$$

beschrieben werden.

Feldeffekttransistoren

Eine Übersicht über die verschiedenen Feldeffekttransistoren, Ihre Schaltzeichen und Kennlinien gibt das folgende Bild

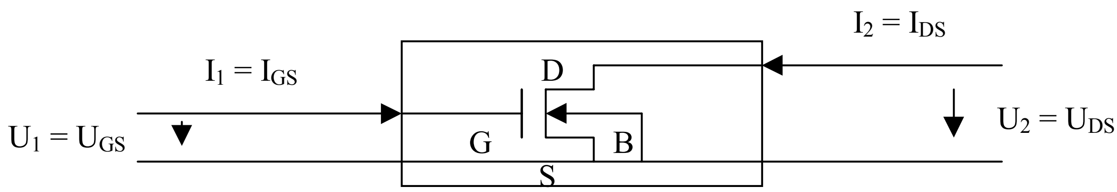


Einteilung der verschiedenen Feldeffekt-Transistoren

Ein Isolierschicht FET besitzt mithin vier Anschlüsse (Elektroden) mit den Bezeichnungen

(S)ource
(G)ate
(D)rain
(B)ulk.

Ein einfaches statisches Modell (Schichmann-Hodge) für einen selbstsperrenden N-Kanal MOSFET in Source Schaltung kann aufgefasst werden als ein Vierpol der Art



(S und B kurzgeschlossen) mit den beiden Strom-Spannungsgleichungen

$$I_{GS} = 0$$
$$I_{DS} = g(U_{DS},U_{GS}) =. NMOS(U_{DS},U_{GS})$$

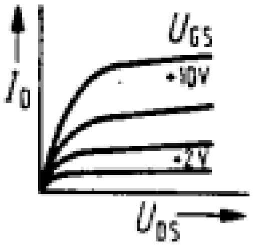
Dabei ist (für $U_{DS} \geq 0$)

$$\mathrm{NMOS}(U_{DS},U_{GS}) = \begin{cases} \gamma_T\,(U_{GS}-(U_{DS}/2))U_{DS} & U_{DS} \leq U_{GS} \quad \text{Triodenbereich} \\ \gamma_S\,(U_{GS})^2 & U_{DS} > U_{GS} \quad \text{Sättigungsbereich} \\ 0 & 0 \quad \text{Sperrbereich} \end{cases}$$

mit $\gamma_T = 2\gamma_S = K_p(W/L)$.

und $K_p \cong 2*10^{-5}\ A/V^2$. W und L sind die Kanal (W)eite und (L)änge des Transistors.

Die angegebenen Strom-Spannungsbeziehungen führen dann auf die oben angegebenen Bilder



Ausgangskennlinien $I_{DS} = g_{U_{GS}}(U_{DS})$ Steuerkennlinie $I_{DS} = g_{U_{DS}}(U_{GS})$

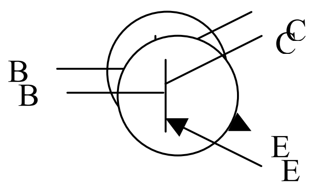
Mit dem gleichen Modell lassen sich auch für $U_{DS} \leq 0$ selbstsperrende P-Kanal MOSFETs beschreiben:

$$\mathrm{PMOS}(U_{DS},U_{GS}) = -\ \mathrm{NMOS}(-U_{DS},-U_{GS}).$$

Bemerkung:
Manchmal ist es zweckmäßig NMOS(U_{DS},U_{GS}) noch durch den Faktor $(1+\lambda\,U_{DS})$ mit $\lambda = 0.1$ 1/V zu ergänzen.

Bipolartransistoren

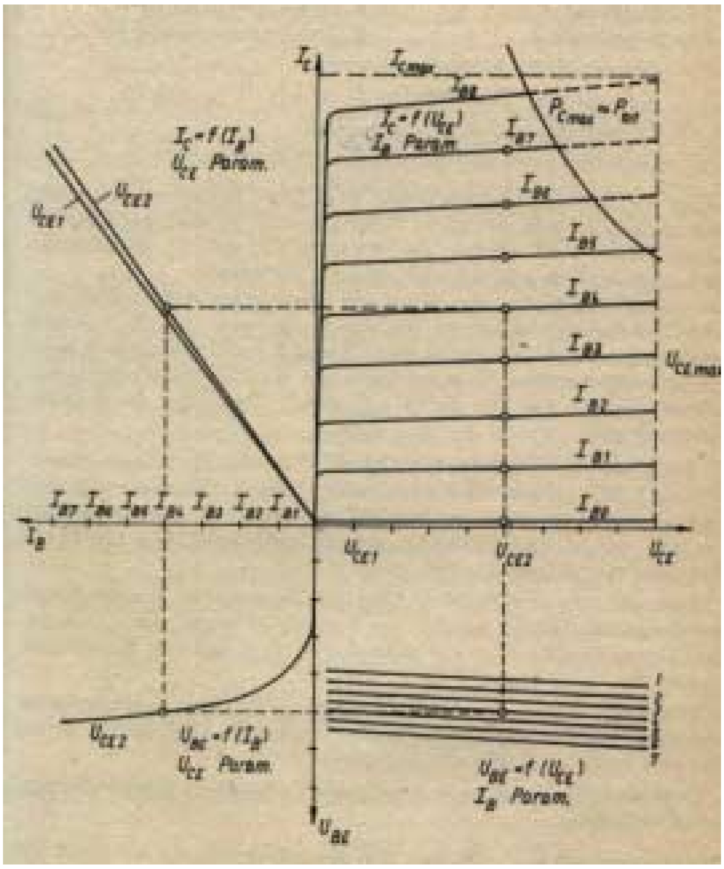
Es gibt zwei Arten von Bipolartransistoren. Die Schaltzeichen können aus dem folgenden Bild entnommen werden

Die Bipolartransistoren	
npn	pnp
	

Ein Bipolartransistor besitzt mithin drei Anschlüsse (Elektroden) mit den Bezeichnungen

(E)mmiter
(B)asis
(C)ollektor.

Die Stromspannungsbeziehungen für ein npn Bipolartransistor in Emmiterschaltung werden üblicherweise in einer Vierquadrantendarstellung angegeben



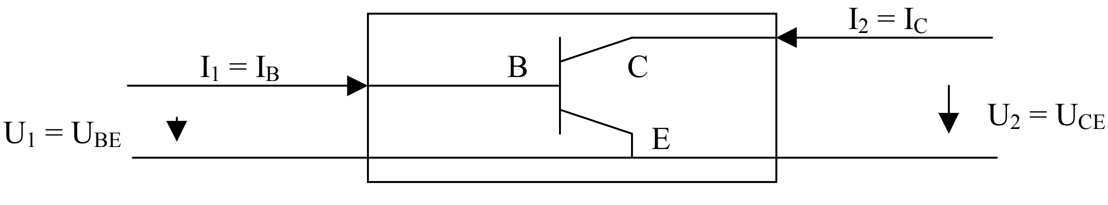
Im ersten Quadranten sind z.B. die Ausgangskennlinien

$$I_C - f_{I_B}(U_{CE}) = 0$$

und im dritten Quadranten die Eingangskennlinien

$$U_{BE} - f_{U_{CE}}(I_B) = 0$$

wiedergegeben. Die beiden anderen Kennlinien ergeben sich aus diesen zwei Kennlinien.
Ein einfaches statisches Modell (Ebers-Moll) für ein npn Bipolartransistor in Emmiterschaltung führt auf ein gerichteten Vierpol der Art



mit den zwei konstitutiven Gleichungen

$$f_1(U_{BE},U_{CE},I_B,I_C) = 0$$
$$f_2(U_{BC},U_{CE},I_B,I_C) = 0.$$

Die Funktionen f_1, f_2 ergeben sich (Ebers-Moll Modell) aus:

$$I_E = I_{BE} - \alpha_R I_{DC}$$
$$I_C = \alpha_F I_{DE} - I_{DC}$$
$$I_B = I_E - I_C.$$

Dabei ist (Diodenmodell)

$$I_{DE} = I_{ES}(e^{(U_{BE}/U_T)} - 1) \quad \text{und} \quad I_{DC} = I_{CS}(e^{(U_{BC}/U_T)} - 1).$$

Außerdem gilt

$$\alpha_F I_{ES} = \alpha_R I_{CS}.$$

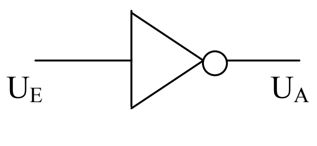
Typische Werte sind:

$$I_{ES} = 10^{-12} - 10^{-15} \text{ Amp}$$
$$I_{CS} = 10^{-12} - 10^{-15} \text{ Amp}$$
$$U_T = 1/40 \text{ V bei } 27^o \text{ C}$$
$$\alpha_F = 0.99$$
$$\alpha_R = 0.5.$$

Aufgabe : Geben Sie f_1 und f_2 an.

§2.2 Beispiele für Logikschaltungen
Inverter, NAND-Gatter, bistabile Kippstufe

Ein besonders wichtiges Bauelement in der Digitaltechnik ist der Inverter oder NICHT-Gatter

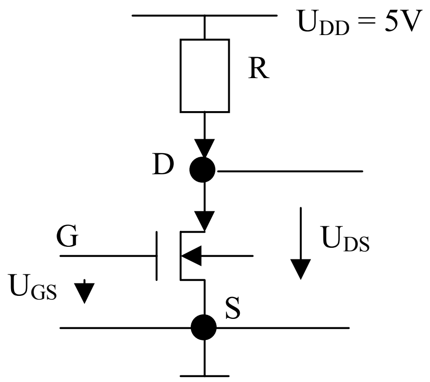


U_E	U_A
L	0
0	L

Symbol und Wahrheitstabelle eines Inverters

Inverter können in verschiedener Weise realisiert werden. Es werden hier zwei Inverter angegeben deren Aufbau durch einen selbstsperrenden N-Kanal MOSFET und einen Lastwiderstand bzw. P-Kanal MOSFET erfolgt.

Inverter mit selbstsperrenden N-Kanal MOSFET und einem Lastwiderstand



Das Potential $\varphi = U_{DS}$ am (D)rain Knoten ergibt sich aus

Spannung durch Widerstand = (D)rain - (S)ource Strom

$$(5 - \varphi)/R = NMOS(U_{DS},U_{GS}) = NMOS(\varphi - 0,U_{GS}).$$

Aus den Schnitten der Geraden $(5 - \varphi)/R$ mit den einzelnen Kurven $NMOS(\varphi - 0,U_{GS})$ kann - für jedes $0 \leq U_{GS} \leq 5$ - in eindeutiger Weise ein $\varphi = U_{DS}$ ermittelt werden.

Bemerkung:
Mathematisch liegt ein Parameterabhängiges ($U_{GS} = \lambda$) Nullstellenproblem

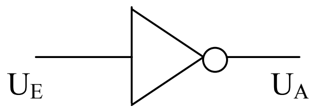
$$F(\varphi,\lambda) = (5 - \varphi)/R - f(\varphi,\lambda) = 0$$

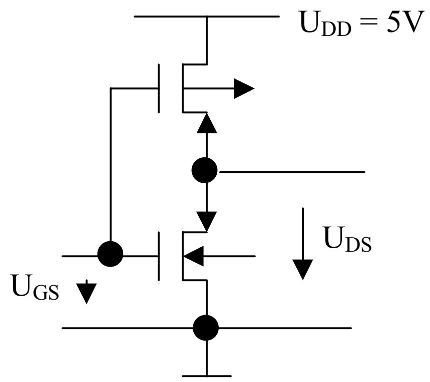
vor.
Für jedes λ, $0 \leq \lambda \leq 5$, sind also φ_λ gesucht mit

$$F(\varphi_\lambda,\lambda) = 0.$$

Inverter in CMOS-Technologie

Mit einem selbstsperrenden N-Kanal MOSFET und einen selbstsperrenden P-Kanal MOSFET kann auch ein Inverter aufgebaut werden:





Der Strom durch den N-MOS-Treibertransistor ist

$$I^T = NMOS(\varphi - 0, U_{GS}).$$

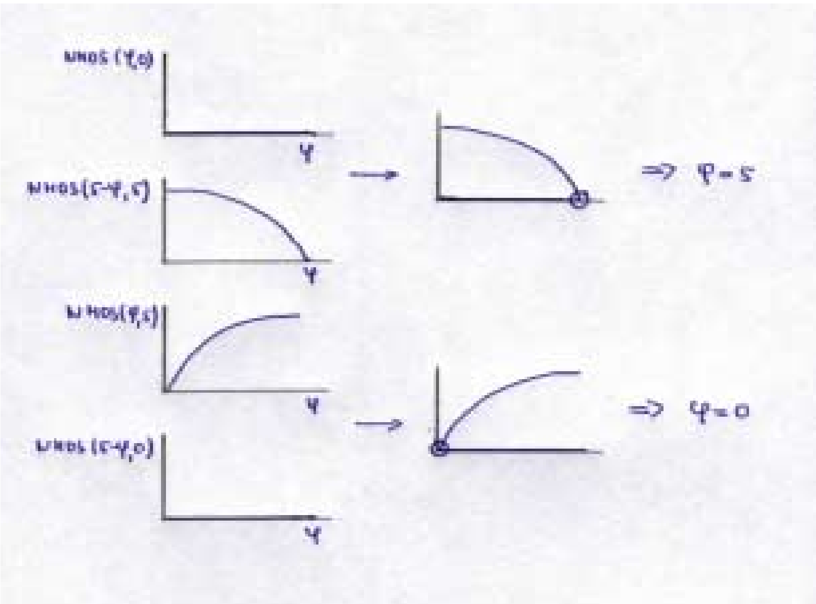
Der Strom durch den P-MOS-Lasttransistor ist

$$I^L = PMOS(\varphi - 5, U_{GS} - 5).$$

Die Strombilanz $I^T + I^L = 0$ führt dann zu

$$NMOS(\varphi - 0, U_{GS}) = - PMOS(\varphi - 5, U_{GS} - 5) = NMOS(5 - \varphi, 5 - U_{GS}).$$

Wie beim Inverter mit Lastwiderstand liefert auch diese Gleichung für jedes U_{GS}, $0 \leq U_{GS} \leq 5$, ein eindeutiges $\varphi = U_{DS}$.
Die gesuchten Schnittpunkte $\varphi = U_{DS}$ können (exemplarisch und grafisch) für die Fälle $U_{GS} = 0$ und $U_{GS} = 5$ einfach ermittelt werden:



$U_{GS} = 0$
$NMOS(\varphi - 0,0)$
$=NMOS(5-\varphi,0)$

$U_{GS} = 5$
$NMOS(\varphi,5)$
$=NMOS(5-\varphi,0)$

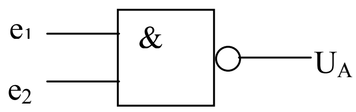
Bemerkung:
Mathematisch liegt wieder ein einparametriges ($U_{GS} = \lambda,\ 0 \leq \lambda \leq 5$) Nullstellenproblem vor:

$$F(\varphi,\lambda) = NMOS(\varphi - 0,\ \lambda) - NMOS(5 - \varphi,\ 5 - \lambda) = 0.$$

Ein NAND-Gatter

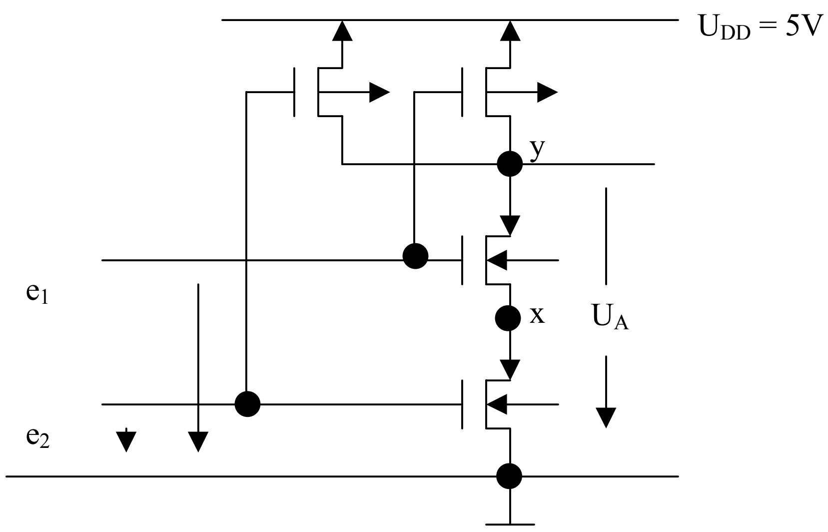
Nand-Gatter sind unverzichtbare Bauelemente in der Mikroelektronik

e_1	e_2	U_A
0	0	L
L	0	0
0	L	0
L	L	L



Symbol und Wahrheitstabelle eines NAND-Gatters

Ein NAND-Gatter kann in CMOS-Technologie wie folgt realisiert werden:



Die Strombilanzen in den Knoten x und y sind

$$NMOS(x - 0,\ e_1 - 0) - NMOS(y - x,\ e_2 - 0) = 0$$

und

$$PMOS(y - x, e_2 - 0) + PMOS(y - 5, e_2 - 5) + PMOS(e_1 - 5, y - 5) = 0.$$

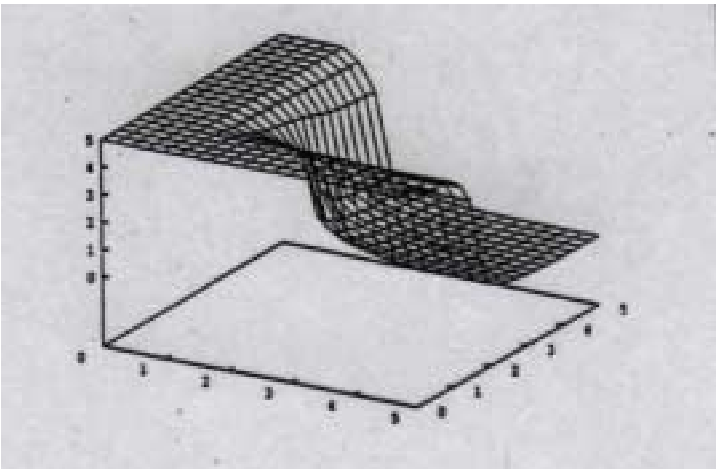
Mathematisch sind also zwei Gleichungen in zwei Unbekannten x, y mit zwei Parametern e_1 und e_2 zu lösen

$$F_1(e_1,e_2,x,y) = 0$$
$$F_2(e_1,e_2,x,y) = 0.$$

Eine Simulation führt zu folgenden Ergebnis

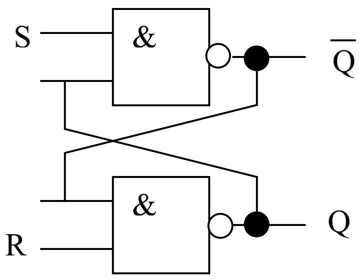
e_1	e_2	x	$y=U_A$
0	0	0.00000	5.00000
0	5	4.06157	5.00000
5	0	0.00000	5.00000
5	5	0.00000	0.00000

oder insgesamt zum Bild



Bistabile Kippstufe

Bistabile Kippstufen sind als Speicherelemente unverzichbare Bauelemente der Digitaltechnik. Natürlich können auch diese sehr unterschiedlich realisiert werden. Hier jedoch in der Form



S	R	Q_{tn}
0	0	*
L	0	0
0	L	L
L	L	Q_{tn+1}

Werden die NAND-Gatter – wie oben – in CMOS-Technologie realisiert, dann ergibt sich die Ausgangsvariable Q aus einen System von vier Gleichungen mit vier Unbekannten und zwei Parametern S,R. (Aufgabe)

$$F_1(S,R,x,Q,u,Q) = 0$$
$$F_2(S,R,x,Q,u,Q) = 0$$
$$F_3(S,R,x,Q,u,Q) = 0$$
$$F_4(S,R,x,Q,u,Q) = 0$$

Die Werte von Q in Abhängigkeit von S,R können aus folgenden Bild entnommen werden: